



⑮ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenl gungsschrift**
⑩ **DE 100 43 172 A 1**

⑤① Int. Cl.⁷:
H 01 L 21/60
H 01 L 21/56
H 01 L 23/29
H 01 L 23/50

⑳ Aktenzeichen: 100 43 172.0
㉔ Anmeldetag: 1. 9. 2000
㉕ Offenlegungstag: 31. 5. 2001

DE 100 43 172 A 1

③① Unionspriorität:
11-248360 02. 09. 1999 JP
⑦① Anmelder:
Matsushita Electric Industrial Co., Ltd., Kadoma,
Osaka, JP
⑦④ Vertreter:
HOFFMANN · EITLE, 81925 München

⑦② Erfinder:
Haji, Hiroshi, Chikushino, JP; Sakemi, Shoji,
Ogoori, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Halbleiter-Baustein und Verfahren zur Herstellung desselben

⑤⑦ Das erfindungsgemäße Verfahren zur Herstellung eines Halbleiter-Bausteines beinhaltet folgende Schritte: einen Prozess der Ausbildung einer Kunstharzschicht, in dem die mit Elektroden versehene Seite der Halbleiter-Wafer mit einer Vielzahl von darauf ausgebildeten Halbleiter-Elementen mit einer Kunstharzschicht beschichtet wird, welche eine Funktion der Versiegelung wahrnimmt; und einen Prozess der Dickenreduzierung, bei dem die Rückseite der Halbleiter-Wafer geschliffen wird. Das erfindungsgemäße Verfahren zur Herstellung eines Halbleiter-Bausteines beinhaltet weiterhin einen Prozess der Ausbildung eines leitfähigen Abschnittes auf den Elektroden der Halbleiter-Wafer mit einer Vielzahl von darauf ausgebildeten Halbleiter-Elementen in einer solchen Weise, dass der leitfähige Abschnitt bis zu den Elektroden reicht. Das erfindungsgemäße Verfahren zur Herstellung eines Halbleiter-Bausteines beinhaltet weiterhin einen Prozess des Schneidens der Halbleiter-Wafer mit einer Vielzahl von darauf ausgebildeten Halbleiter-Elementen entlang der Grenzen jedes Halbleiter-Elementes. Im Prozess der Dickenreduzierung wird mindestens ein Verfahren des mechanischen Schleifens, des chemischen Ätzens und des Plasma-Ätzens verwandt.

DE 100 43 172 A 1

Beschreibung

Bereich der Erfindung

Die vorliegende Erfindung bezieht sich auf Halbleiter-Bausteine und auf Verfahren zur Herstellung derselben, bei denen Elektroden für den externen Anschluss auf Halbleiterelementen angeordnet werden, auf denen leitfähige Abschnitte ausgebildet wurden.

Hintergrund der Erfindung

Halbleiter-Bausteine, die auf Platinen elektronischer Geräte montiert sind, werden in einer Weise hergestellt, bei der Stifte oder metallische Ausformungen von Leitungsrahmen mit Elektroden zur äusseren Stromversorgung eines Halbleiter-Bausteins, auf dem ein Schaltkreis-Layout geformt wird, verbunden werden und danach das gesamte Halbleiter-Element in einem Verpackungsprozess in Kunstharz gekapselt wird.

Mit den jüngsten Verkleinerungen elektronischer Bauelemente wurden Halbleiterbausteine sogar noch kleiner. Ein besonderer Schwerpunkt lag dabei auf den Anstrengungen, Halbleiter-Bausteine so dünn wie möglich zu machen. In ihrer Dicke reduzierte Halbleiter-Wafer werden in Stücke geteilt, wobei jedes ein Halbleiter-Element darauf angebracht hat, und einzeln zu einem Verpackungsprozess geschickt wird. Herkömmlicherweise werden die Wafer vor dem Prozess der Dickenreduktion zur Erhöhung der Stärke der Wafer auf eine schützende Platte aufgebracht, die mit druckempfindlichen Klebstoffen beschichtet ist. Nach diesem Prozess wird die Klebrigkeit des druckempfindlichen Klebstoffs verringert und dann werden die dünner gemachten Wafer von der schützenden Platte entfernt.

Die in ihrer Dicke verringerten Halbleiter-Wafer sind jedoch verletzlich durch externe Kräfte, deshalb können sie leicht beim Ablösen von der schützenden Platte beschädigt werden. Selbst wenn die schützende Platte abgelöst wurde, ohne irgendwelche Beschädigungen zu verursachen, neigen die Halbleiterelemente dazu, Problemen zu unterliegen, wie z. B. Hitzerrisse durch thermische Beanspruchung beim Einkapseln in Kunstharz. Deswegen war es schwierig, die Verlässlichkeit des Produktes zu gewährleisten. Die schützenden Platten der herkömmlichen Methode sind Verbrauchsgüter und werden nach einmaliger Verwendung weggeworfen. Hierdurch werden Abfallmengen erhöht. Deshalb ist die herkömmliche Methode unter Kosten- und Umweltgesichtspunkten nicht wünschenswert.

Die vorliegende Erfindung zielt darauf ab, hochzuverlässige Halbleiter-Bausteine und Verfahren zu deren Herstellung zu liefern.

Zusammenfassung der Erfindung

Das Verfahren zur Herstellung eines Halbleiter-Bausteins gemäss der vorliegenden Erfindung beinhaltet folgende Schritte; einen Schritt zur Ausbildung einer Kunstharzschicht, in dem eine mit Elektroden versehene Seite einer Halbleiter-Wafer mit einer Vielzahl von darauf angebrachten Halbleiterelementen mit einer Kunstharzschicht beschichtet wird, die die Funktion einer Versiegelung dieser Seite hat; und einen danach ausgeführten Schritt zur Dickenreduzierung, in dem die Rückseite der Halbleiter-Wafer in ihrer Dicke reduziert wird.

Das Verfahren zur Herstellung des Halbleiter-Bausteins der vorliegenden Erfindung beinhaltet weiterhin einen Prozess zur Ausbildung eines leitfähigen Abschnitts auf den

Elektroden der Halbleiter-Wafer mit einer Vielzahl von darauf angebrachten Halbleiter-Elementen in einer Weise, so dass der leitfähige Abschnitt Kontakt mit den Elektroden besitzt.

Das Verfahren zur Herstellung des Halbleiter-Bausteins der vorliegenden Erfindung beinhaltet weiterhin einen Prozess zum Schneiden der Halbleiter-Wafer mit einer Vielzahl von darauf angebrachten Halbleiter-Elementen entlang der Begrenzungen jedes der Halbleiter-Elemente.

Im Prozess der Dickenreduzierung, wird mindestens ein Verfahren verwandt, das aus einem mechanischen Verfahren zur Dickenreduzierung, einem Verfahren des chemischen Ätzens und einem Plasmaätzverfahren ausgewählt wird.

Die Halbleiter-Bausteine der vorliegenden Erfindung werden mit dem vorhergehenden Herstellungsverfahren hergestellt.

Entsprechend der vorliegenden Erfindung wird eine Seite eines Halbleiter-Wafers, auf der Elektroden angeordnet sind, mit einer Kunstharzschicht beschichtet, die die Seite mit den Elektroden versiegelt und danach wird die Rückseite der Halbleiter-Wafer maschinell in ihrer Dicke reduziert. Mit anderen Worten, die Halbleiter-Wafer wird durch die Kunstharzschicht während des Vorgangs der Dickenreduzierung verstärkt. Deshalb können die Halbleiter-Wafer gleichmässig in ihrer Dicke reduziert werden. Des weiteren sind die Halbleiter-Wafer, da die schützenden Platten nicht verwandt werden, frei von Zerstörungen oder Beschädigungen, die herkömmlicherweise entstehen, während die schützenden Platten entfernt werden. In gleicher Weise erfahren die Halbleiter-Wafer keine Beschädigungen, wenn diese nach dem Prozess der Dickenreduzierung geschnitten (geteilt) werden, da sie durch die Kunstharzschicht verstärkt werden.

Kurze Beschreibung der Zeichnungen

Fig. 1 zeigt ein Prozess-Diagramm eines Herstellungsverfahrens für einen Halbleiter-Baustein gemäss einer ersten bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 2 zeigt ein Prozess-Diagramm des Herstellungsverfahrens für den Halbleiter-Baustein gemäss der ersten bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 3 zeigt ein Prozess-Diagramm eines Herstellungsverfahrens für einen Halbleiter-Baustein gemäss einer zweiten bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 4 zeigt ein Prozess-Diagramm des Herstellungsverfahrens für den Halbleiter-Baustein gemäss der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 5 zeigt ein Prozess-Diagramm eines Herstellungsverfahrens für einen Halbleiter-Baustein gemäss einer dritten bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 6 zeigt ein Prozess-Diagramm des Herstellungsverfahrens für den Halbleiter-Baustein gemäss der dritten bevorzugten Ausführungsform der vorliegenden Erfindung.

Beschreibung der bevorzugten Ausführungsformen

Die erste bevorzugte Ausführungsform

Die Fig. 1 und 2 zeigen Prozess-Diagramme des Herstellungsverfahrens für den Halbleiter-Baustein gemäss der ersten bevorzugten Ausführungsform der vorliegenden Erfindung. Die Fig. 1 und 2 erläutern das Herstellungsverfahren für den Halbleiter-Baustein in der Prozess-Reihenfolge.

In Fig. 1(a) sind auf der oberen Oberfläche einer Halbleiter-Wafer 1, auf der eine Vielzahl von Halbleiter-Elementen ausgebildet sind, Elektroden 2 für externe Verbindung angeordnet. Die Halbleiter-Wafer 1 hat eine ausreichende Dicke

(ungefähr 1 mm), um thermische Beanspruchungen während des folgenden Prozesses der Ausbildung einer Kunstharzschicht zu überstehen.

Wie Fig. 1(b) zeigt, wird eine Kunstharzschicht 3 auf der oberen Oberfläche der Halbleiter-Wafer 1 ausgebildet, auf der die Elektroden ausgeformt sind. Die Kunstharzschicht 3 schützt nicht nur die Oberfläche der Halbleiter-Wafer 1, sondern fungiert auch als versiegelndes (passivierendes) Kunstharz, selbst nachdem die Halbleiter-Elemente aus der Halbleiter-Wafer 1 als unabhängige Halbleiter-Bausteine ausgeschnitten wurden.

Deshalb werden für die Kunstharzschicht 3 Kunstharz-Materialien, die hinsichtlich ihrer versiegelnden Funktion zum Schutz der Halbleiter-Elemente am besten sind, ausgewählt. Die versiegelnde Funktion bezeichnet hier eine Funktion zum Schutz vor Auflösung, Korrosion und elektrischer Erosion des funktionellen Materials aus dem die Halbleiter-Elemente bestehen, insbesondere die Metalle für die Elektroden, wie z. B. Aluminium, Kupfer, Chrom und Titan. Anders gesagt, muss das Kunstharz-Material, das für die Kunstharzschicht 3 verwandt wird, einen ausreichenden Widerstand gegen Feuchtigkeit und Kriechen, eine ausreichende Festigkeit gegenüber äusseren Kräften und elektrisch isolierende Eigenschaften als versiegelndes Material besitzen. Kunstharze, die üblicherweise zur Herstellung von Halbleiter-Bausteinen dienen, können verwandt werden. Um noch bessere Effekte der vorliegenden Erfindung zu erreichen, können Kunstharze mit Füllmaterialien, wie z. B. Kieselerde, Siliziumoxid, Aluminiumoxid, Tonerde, Zirkoniumoxid, Quarzfasern, Glasfasern und Kunstharzfasern, zur Verbesserung der mechanischen Fertigkeit gemischt werden. Es ist insbesondere wirkungsvoll, feine anorganische Partikel hinzuzufügen, die in der Lage sind, ionische Verunreinigungen des Kunstharzes zu absorbieren, um die Elektroden zu schützen und das Kriechen zu verhindern. Ein Beispiel für solche anorganischen Partikel ist "IXE" (Handelsname), hergestellt von Toa Gosei Chemical Industry Co., Ltd.

Als Herstellungsverfahren der Kunstharzschicht kann ein Verfahren des Kunstharzklebens oder -beschichtens verwandt werden.

Beim Kunstharz-Beschichtungsverfahren wird Kunstharzmaterial, wie beispielsweise eine Epoxid- oder Polyimidharzplatte, auf einer Seite mit einem Kleber beschichtet und auf die Halbleiter-Wafer 1 geklebt. Danach wird der Klebstoff thermisch behandelt, um den Kunstharzfilm mit der Halbleiter-Wafer 1 fest zu verbinden. Werden keine Kleber verwandt, kann eine Epoxidharzschicht des B-Zustands angeheftet und dann thermisch behandelt werden.

Die Funktion der Kunstharzschicht 3 ist nicht auf eine Schutzfunktion für die Halbleiter-Bausteine beschränkt. Sie besitzt auch eine effektive Funktion, selbst nachdem der Halbleiter-Baustein auf eine Platine montiert wurde. Wie später in dieser Beschreibung erwähnt, werden für die erfindungsgemässen Halbleiter-Bausteine extrem dünne Halbleiter-Wafer verwandt. Im allgemeinen sind Halbleiter-Bausteine, die aus dünnen Halbleiter-Wafern hergestellt werden, empfänglich für Belastungen, die auf sie während oder nach der Aufbringung auf eine Platine wirken, und in einigen Fällen, erfahren sie einen Bruch der Verbindungen zwischen der Platine und den Elektroden. Da die Kunstharzschicht 3 Belastungen auffängt, können sehr stabile und verlässliche Verbindungen erreicht werden, obwohl für die erfindungsgemässen Halbleiter-Bausteine extrem dünne Halbleiter-Wafer verwandt werden.

Beim Kunstharzbeschichtungs-Verfahren wird flüssiges Kunstharz bis zu einer vorbestimmten Dicke auf die Seite der Halbleiter-Wafer 1 aufgebracht und gehärtet, auf der die

Elektroden angeordnet sind. In diesem Fall können, abgesehen von der Behandlung durch Hitze, Verfahren der Photo-Behandlung, Elektronenstrahl-Verfahren oder andere Verfahren angewandt werden.

Die mit der Kunstharzschicht 3 beschichtete Halbleiter-Wafer 1 wird zu einem Prozess der Dickenreduzierung gesandt. In diesem Prozess, wie ihn Fig. 1(c) zeigt, wird die Rückseite der Halbleiter-Wafer 1, nämlich die Seite ohne Kunstharzschicht 3, geschliffen und in ihrer Dicke durch mechanisches Schleifen bis auf weniger als 300 µm, vorzugsweise auf ungefähr 100 µm, reduziert. Bei diesem Schleifprozess kann, da die Halbleiter-Wafer 1 durch die Kunstharzschicht 3 verstärkt ist, eine während des Schleifens verursachte Beschädigung oder Zerstörung der Halbleiter-Wafer 1 verhindert werden. Des weiteren kann, da die Halbleiter-Wafer 1 durch die Kunstharzschicht 3 verstärkt ist, die Halbleiter-Wafer 1 weniger als 50 µm dünn gemacht werden.

Für den Prozess der Dickenreduzierung, können, abgesehen von dem mechanischen Schleifverfahren, zum Ätzen und zum Entfernen der Oberflächenschicht auf der Rückseite der Halbleiter-Wafer 1 Plasmaätzverfahren und Verfahren chemischen Ätzens unter Verwendung von Chemikalien eingesetzt werden. Zum Zwecke des präzisen chemischen Ätzens wird ein rotierender Beschichter (Spin-Coater) wirkungsvoll verwandt.

Des weiteren kann die durch ein mechanisches Schleifverfahren geschliffene Rückseite der Halbleiter-Wafer 1 darauffolgend mit einem Plasmaätzverfahren behandelt werden. Die Behandlung mittels Plasmaätzens kann die Schicht mit Mikrorissen auf der Rückseite der Halbleiter-Wafer 1 entfernen und die Fertigkeit der Halbleiter-Wafer 1 verbessern.

Beim Plasmaätzverfahren wird aus Fluor- oder Chlor-erhaltenes Gas als Ätzgas verwandt. Beim chemischen Ätzen der Silizium-Wafer kann eine gemischte Lösung aus Fluss- und Salpetersäure genutzt werden.

Des weiteren kann die durch ein mechanisches Schleifverfahren geschliffene Rückseite der Halbleiter-Wafer 1 darauffolgend mit einem Plasmaätzverfahren oder einem chemischen Ätzverfahren behandelt werden. Das Plasmaätzen oder eine Behandlung mittels chemischen Ätzen kann die Schicht mit Mikrorissen auf der Rückseite der Halbleiter-Wafer 1 entfernen und die Fertigkeit der Halbleiter-Wafer 1 verbessern.

Wie Fig. 2(a) zeigt, werden Blindlöcher in der Kunstharzschicht 3 durch einen Laser geformt. Durch Bestrahlen der mit den Elektroden 2 korrespondierenden Positionen mit Laserlicht werden Blindlöcher 4 in der Kunstharzschicht 3 geformt, die die Oberfläche der Elektroden 2 erreichen. Anwendbare Laser beinhalten einen Kohlendioxid-Laser, einen YAG Laser und Excimer Laser. Der Kohlendioxid-Laser ist in der Lage, Löcher lediglich in der Kunstharzschicht zu erzeugen, ohne die Elektroden zu beeinflussen, während die Excimer-Laser vorteilhaft beim Formen feiner Löcher sind.

Danach, wie Fig. 2(b) zeigt, werden die Blindlöcher 4 mit einer Lötmittelpaste 5, einer leitfähigen Paste, gefüllt.

Auf der Lötmittelpaste 5, welche die Blindlöcher 4 füllt, werden dann Lötmittel-Kugeln, wie in Fig. 2(c) gezeigt, aufgebracht. Nach diesem Schritt wird die Halbleiter-Wafer 1 in einem Rückflussverfahren erhitzt, um die Lötmittelpaste 5 und die Lötmittel-Kugeln 6 zu schmelzen. Nachdem das geschmolzene Lötmittel erstarrt ist, haben sich auf der Kunstharzschicht 3 vorstehende Lötmittelbeulen 6 ausgeformt, die mit den Elektroden 2 verbunden sind.

Nach der Ausbildung der Lötmittelbeulen wird die Halbleiter-Wafer 1 zu einem Schneidprozess gesandt, wo sie entlang der Begrenzungen jedes Halbleiter-Elementes 1,

aus denen sich die Halbleiter-Wafer 1 zusammensetzt, geschnitten wird, um einen Halbleiter-Baustein 7 zu vervollständigen. Der in der oben beschriebenen Weise hergestellte Halbleiter-Baustein besitzt eine Seite mit Elektroden, die durch die Kunstharzschicht 3 versiegelt ist.

Verglichen mit ähnlichen Halbleiter-Bausteinen, die durch ein herkömmliches Verfahren produziert wurden, hat der Halbleiter-Baustein 7, der mit dem Verfahren entsprechend dieser Ausführung hergestellt wurde, die unten beschriebenen überragenden Eigenschaften.

(1) Da die Halbleiter-Wafer 1 geschliffen und in ihrer Dicke reduziert wurde, nachdem ihre Seite mit den Elektroden mit der Kunstharzschicht 3 versiegelt wurde, ist die Halbleiter-Wafer 1 fester verstärkt, verglichen mit dem herkömmlichen Verfahren, bei dem schützende Platten verwandt werden. Deshalb kann die Halbleiter-Wafer 1 sogar dünner geschliffen werden als bei dem herkömmlichen Verfahren, ohne irgendeine Beschädigung zu verursachen.

(2) Der Prozess zur Entfernung der schützenden Platte nach dem Prozess der Dickenreduzierung, wie er bei den herkömmlichen Verfahren benötigt wird, ist nicht länger notwendig, deshalb ist die Halbleiter-Wafer 1 frei von Beschädigungen, die durch äussere Kräfte hervorgerufen werden, die auf ihr während der Entfernung der schützenden Platte genauso lasten wie während des Schneidens. Deshalb kann ein Halbleiter-Baustein mit überragender Verlässlichkeit erhalten werden. Des weiteren existieren keine Probleme der Abfallbehandlung, die durch die Entsorgung der schützenden Platten nach deren Gebrauch hervorgerufen werden, da nicht wieder verwendbare schützende Platten nicht verwandt werden.

Die zweite bevorzugte Ausführungsform

Die Fig. 3 und 4 zeigen Prozess-Diagramme des Herstellungsverfahrens für den Halbleiter-Baustein der zweiten bevorzugten Ausführungsform der vorliegenden Erfindung. Die Fig. 3 und 4 erläutern das Herstellungsverfahren des Halbleiters in der Prozess-Reihenfolge.

In Fig. 3(a), ähnlich der Halbleiter-Wafer der ersten bevorzugten Ausführungsform, ist eine Vielzahl von Halbleiter-Elementen auf einer Halbleiter-Wafer 11 angeordnet. Oben auf der Halbleiter-Wafer 11 befinden sich Elektroden 12 zur externen Verbindung. Wie Fig. 3(b) zeigt, wird ein leitfähiger Abschnitt 13 auf den Elektroden 12 für eine externe Verbindung geformt. Der leitfähige Abschnitt 13 wird beispielsweise durch das Laminieren von metallisierten Lagen auf die Oberseite der Elektroden 12 hergestellt. Die Halbleiter-Wafer 11 mit einem darauf ausgebildeten leitfähigen Abschnitt 13 wird mit Kunstharz in ähnlicher Weise wie in der ersten bevorzugten Ausführungsform versiegelt. Bei dieser Ausführungsform wird auf der Oberfläche der Halbleiter-Wafer 11, auf der die Elektroden 12 und die leitfähigen Abschnitte 13 ausgebildet sind, eine Kunstharzschicht 14 mit versiegelnder Funktion geformt. Für die Kunstharzschicht 14 werden ähnliche Materialien verwandt wie für die Kunstharzschicht 3 in der ersten bevorzugten Ausführungsform.

Die mit der Kunstharzschicht 14 beschichtete Halbleiter-Wafer 11 wird zu einem Prozess der Dickenreduzierung gesandt. In diesem Prozess, wie in Fig. 4(a) gezeigt, wird die Rückseite der Halbleiter-Wafer 11 in einer zur ersten bevorzugten Ausführungsform ähnlichen Weise geschliffen und in einem Schleifprozess in ihrer Dicke reduziert. In diesem Schleifprozess kann eine durch das Schleifen verursachte

Beschädigung oder Zerstörung der Halbleiter-Wafer 11 verhindert werden, da die Halbleiter-Wafer 11 durch die Kunstharzschicht 14 verstärkt ist.

Für den Prozess der Dickenreduzierung kann, abgesehen von dem mechanischen Schleifverfahren, zum Entfernen der Oberflächenschicht auf der Rückseite der Halbleiter-Wafer 11 ein Plasmaätzverfahren oder ein Verfahren chemischen Ätzens eingesetzt werden. Weiterhin kann die durch das mechanische Schleifverfahren geschliffene Rückseite der Halbleiter-Wafer 11 darauffolgend mit dem Plasmaätzverfahren behandelt werden.

Auf den leitfähigen Abschnitt 13 werden Lötmittel-Kugeln 15, wie in Fig. 4(b) gezeigt, angebracht. Nach diesem Schritt wird die Halbleiter-Wafer 11 zu einem Rückflussverfahren gesandt und in diesem erhitzt, um die Lötmittel-Kugeln 15 zu schmelzen und mit dem leitfähigen Abschnitt 13 zu verbinden. Wenn das geschmolzene Lötmittel erstarrt ist, haben sich vorstehende Lötmittelbeulen 15' (dargestellt in Fig. 4(c)) auf der Kunstharzschicht 14 ausgebildet.

Nach der Ausbildung der Lötmittelbeulen wird die Halbleiter-Wafer 11 entlang der Begrenzungen jedes Halbleiter-Elementes 11 geschnitten, um einen Halbleiter-Baustein 16 zu vervollständigen, in dem die Kunstharzschicht 14 die Seite mit den zur externen Verbindung angebrachten Elektroden versiegelt. Der Halbleiter-Baustein 16 hat überragende Eigenschaften, ähnlich denen des Halbleiter-Bausteins 7 der ersten bevorzugten Ausführungsform.

In der zweiten bevorzugten Ausführungsform wird der leitfähige Abschnitt 13 durch eine Metallisierung (Plating) ausgebildet, jedoch kann er auch durch Drahtböcker gebildet werden, die durch einen Drahtverbund geformt werden oder durch ballförmige Höcker, die durch sich berührende metallische Bälle gebildet werden. Die Drahtböcker und die ballförmigen Höcker sind hinsichtlich der Kosten für die Ausbildung eines leitfähigen Abschnittes 13 vorteilhaft gegenüber der Metallisierung (Plating).

Die dritte bevorzugte Ausführungsform

Die Fig. 5 und 6 zeigen Prozess-Diagramme des Herstellungsverfahrens für den Halbleiter-Baustein der dritten bevorzugten Ausführungsform der vorliegenden Erfindung. Die Fig. 5 und 6 erläutern das Herstellungsverfahren des Halbleiters in der Prozess-Reihenfolge.

In Fig. 5(a) sind Elektroden 22 für die externe Verbindung auf der oberen Oberfläche einer Halbleiter-Wafer 21 angeordnet, auf der eine Vielzahl von Halbleiter-Elementen in einer zur Halbleiter-Wafer der ersten bevorzugten Ausführungsform ähnlichen Weise ausgebildet sind. Eine schützende Platte 23 ist an die untere Oberfläche der Halbleiter-Wafer 21 gebondet. Die schützende Platte 23 ist so ausgebildet, dass eine druckempfindliche Klebstoffschicht 23b auf einen Kunstharzfilm 23a aufgebracht ist. Nach dem Aufkleben auf die Halbleiter-Wafer 21 verstärkt die schützende Platte 23 diese.

Die Halbleiter-Wafer 21 wird zu einem Schneideprozess geschickt, während sie durch die schützende Platte 23 verstärkt ist und wird entlang der Begrenzungen jedes Halbleiter-Elementes 21', wie in Fig. 5(b) gezeigt, geschnitten. Als Ergebnis dieses Schrittes entsteht eine Halbleiter-Wafer 21 in der Weise, dass jedes Halbleiter-Elementes 21' durch die schützenden Platte 23 verbunden ist.

In diesem Zustand wird eine Kunstharzschicht 24 auf der Seite der verbundenen Halbleiter-Wafer 21 (im folgenden verbundene Halbleiter-Wafer genannt) geformt, auf der Elektroden, wie in Fig. 5(c) gezeigt, angeordnet sind. Wie im Fall der Kunstharzschichten 3 bzw. 14 der ersten und zweiten bevorzugten Ausführungsform hat die Kunstharz-

schicht 24 die Aufgabe, die Seite mit den Elektroden zu versiegeln.

Darauffolgend wird die schützende Platte 23 abgelöst von der verbundenen Halbleiter-Wafer, auf der die Kunstharzschicht 24 geformt wurde. Mit diesem Schritt ist die Seite der verbundenen Halbleiter-Wafer, auf der die Elektroden angeordnet sind, mit der Kunstharzschicht 24 versiegelt, wie in Fig. 5(d) gezeigt. Die verbundene Halbleiter-Wafer wird in diesem Zustand zu einem Prozess der Dickenreduzierung gesandt und die Rückseite jedes Halbleiter-Elementes 21' wird geschliffen und durch einen mechanischen Schleifprozess in der Dicke reduziert. Bei diesem Schleifprozess kann, da die Halbleiter-Elemente 21' durch die Kunstharzschicht 24 verstärkt sind, eine durch Belastung während des Schleifens verursachte Beschädigung oder Zerstörung verhindert werden. Für diesen Prozess der Dickenreduzierung kann das Plasmaätzverfahren oder das Verfahren chemischen Ätzens, ähnlich wie bei der ersten bevorzugten Ausführungsform, zum Entfernen der Oberflächenschicht auf der Rückseite der Halbleiter-Wafer 21 eingesetzt werden, anders als der mechanische Schleifprozess. Weiterhin kann die durch ein mechanisches Schleifverfahren geschliffene Rückseite der Halbleiter-Wafer 21 darauffolgend mit einem Plasmaätzverfahren behandelt werden.

Die verbundene Halbleiter-Wafer wird dann zu einem Prozess zur Ausbildung von Blindlöchern gesandt. Ähnlich zur ersten bevorzugten Ausführungsform werden in diesem Prozess Blindlöcher 25, welche bis zur Oberfläche der Elektroden 22 reichen, in der Kunstharzschicht 24 an Positionen geformt, die mit den Elektroden 22 korrespondieren, wie in Fig. 6(a) gezeigt. Darauf, wie Fig. 6(b) zeigt, werden die Blindlöcher 25 mit Lötmitte-Paste 26 gefüllt. Auf der Lötmitte-Paste 26 werden Lötmitte-Kugeln 27 angebracht, wie in Fig. 6(c) gezeigt. Nach diesem Schritt wird die verbundene Halbleiter-Wafer in einem Rückfluss-Prozess erhitzt, die Lötmitte-Paste 26 und die Lötmitte-Kugeln 27 geschmolzen und hervorstehende Lötmitte-Beulen 27', welche mit den Elektroden 22 verbunden sind, auf der Kunstharzschicht 24 geformt.

Nach der Bildung von Lötmitte-Beulen wird die verbundene Halbleiter-Wafer zu einem Schneidprozess gesandt, wo die Kunstharzschicht 24 entlang der Begrenzungen jedes Halbleiter-Elementes 21' geschnitten wird, wie in Fig. 6(d) gezeigt, um einen Halbleiter-Baustein 28, dessen Seite mit Elektroden zur externen Verbindung durch die Kunstharzschicht 24 versiegelt ist, zu vervollständigen. Der Halbleiter-Baustein 28 erfreut sich ebenfalls überragender Eigenschaften, ähnlich denen des Halbleiter-Bausteines 7 der ersten bevorzugten Ausführungsform.

Wie in den ersten, zweiten und dritten bevorzugten Ausführungsformen gemäß der vorliegenden Erfindung beschrieben, wird die Rückseite der Halbleiter-Wafer, nachdem die Kunstharzschicht mit ihrer versiegelnden Funktion auf der Seite der Halbleiter-Wafer, auf der die Elektroden angebracht sind, aufgebracht wurde, geschliffen und in ihrer Dicke reduziert. Diese Methode hat die folgenden Effekte

- (1) Gleichmässige und dünne Halbleiter-Elemente können erhalten werden, weil die Halbleiter-Wafer während des Prozesses der Dickenreduzierung angemessen verstärkt wird.
- (2) Da keine schützenden Platten nach dem Prozess der Dickenreduzierung entfernt werden müssen, tritt keine damit verbundene Zerstörung oder Beschädigung der Halbleiter-Wafer auf.
- (3) Weil keine schützenden Wegwerf-Platten benötigt werden, können nicht nur die Herstellungskosten sondern auch, da kein Abfall erzeugt wird, die Belastung

der Umwelt reduziert werden.

Gemäss der vorliegenden Erfindung können zuverlässige Halbleiter-Bausteine zu niedrigen Kosten umweltfreundlich produziert werden.

Patentansprüche

1. Verfahren zur Herstellung eines Halbleiter-Bausteins mit folgenden Schritten:

Ausbildung einer Kunstharzschicht mit Versiegelungsfunktion auf einer Seite einer Halbleiter-Wafer mit Elektroden, wobei die Halbleiter-Wafer eine Vielzahl von darauf angebrachten Halbleiter-Elementen aufweist; und

Schleifen und Dickenreduzierung einer Rückseite der Halbleiter-Wafer, nach dem Prozess der Ausbildung der Kunstharzschicht.

2. Verfahren zur Herstellung eines Halbleiter-Bausteins nach Anspruch 1, mit einem weiteren Schritt, der die Ausbildung eines leitfähigen Abschnitts auf den Elektroden der Halbleiter-Wafer umfasst.

3. Verfahren zur Herstellung eines Halbleiter-Bausteins nach Anspruch 2, bei dem der leitfähige Abschnitt durch eines der folgenden Verfahren ausgebildet wird: Metallisieren (Plating), Ausbildung eines Drahtverbundes und Verbindung metallischer Bälle.

4. Verfahren zur Herstellung eines Halbleiter-Bausteins nach Anspruch 1 oder 2, mit einem weiteren Schritt, der das Schneiden der Halbleiter-Wafer entlang von Begrenzungen der Halbleiter-Elemente umfasst.

5. Verfahren zur Herstellung eines Halbleiter-Bausteins nach Anspruch 1, 2 oder 4, bei dem der Prozess der Dickenreduzierung durch wenigstens eines der folgenden Verfahren geschieht: Mechanisches Schleifen, chemisches Ätzen und Plasma-Ätzen.

6. Halbleiter-Baustein, bei dem eine Kunstharzschicht auf einer mit Elektroden versehenen Seite einer Halbleiter-Wafer mit Halbleiter-Elementen geformt ist, wobei die Dicke der Halbleiter-Wafer nicht mehr als 300 µm ist.

7. Halbleiter-Baustein nach Anspruch 6, bei dem die Kunstharzschicht wenigstens einen der folgenden Stoffe beinhaltet: Kieselerde, Tonerde, Zirkoniumoxid, Quarzfasern, Glasfasern, Kunstharzfasern und anorganische Partikel, die ionische Verunreinigungen absorbieren können.

Hierzu 6 Seite(n) Zeichnungen

- Leerseite -

FIG. 1

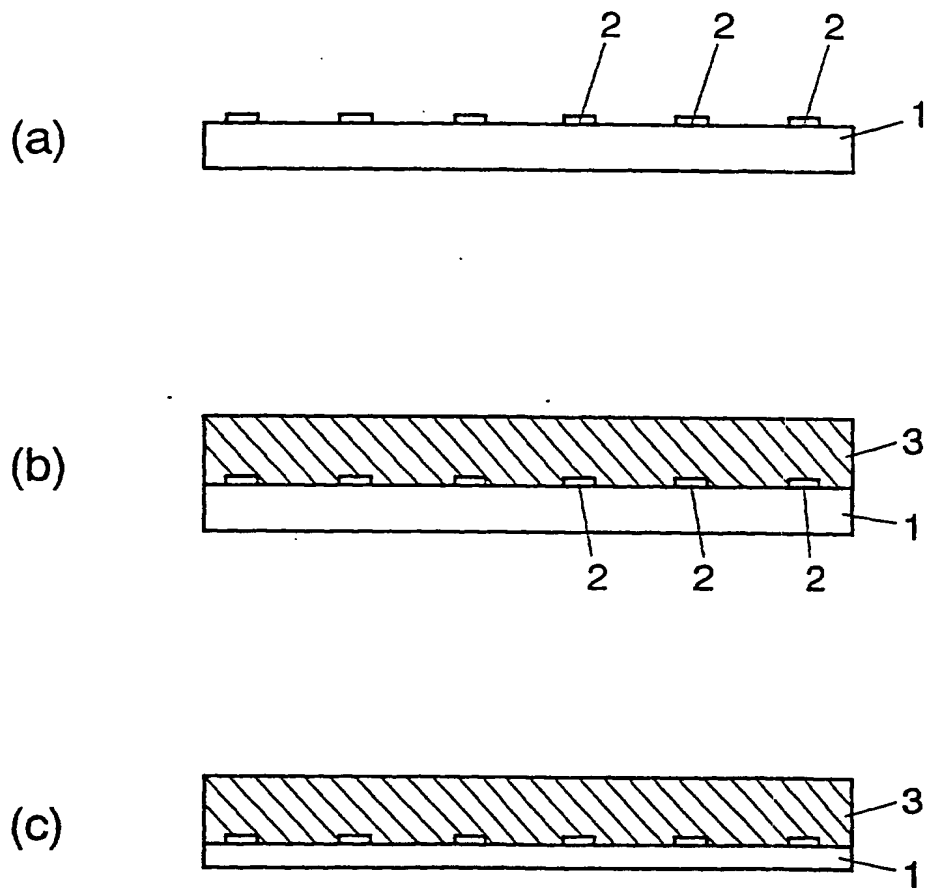


FIG. 2

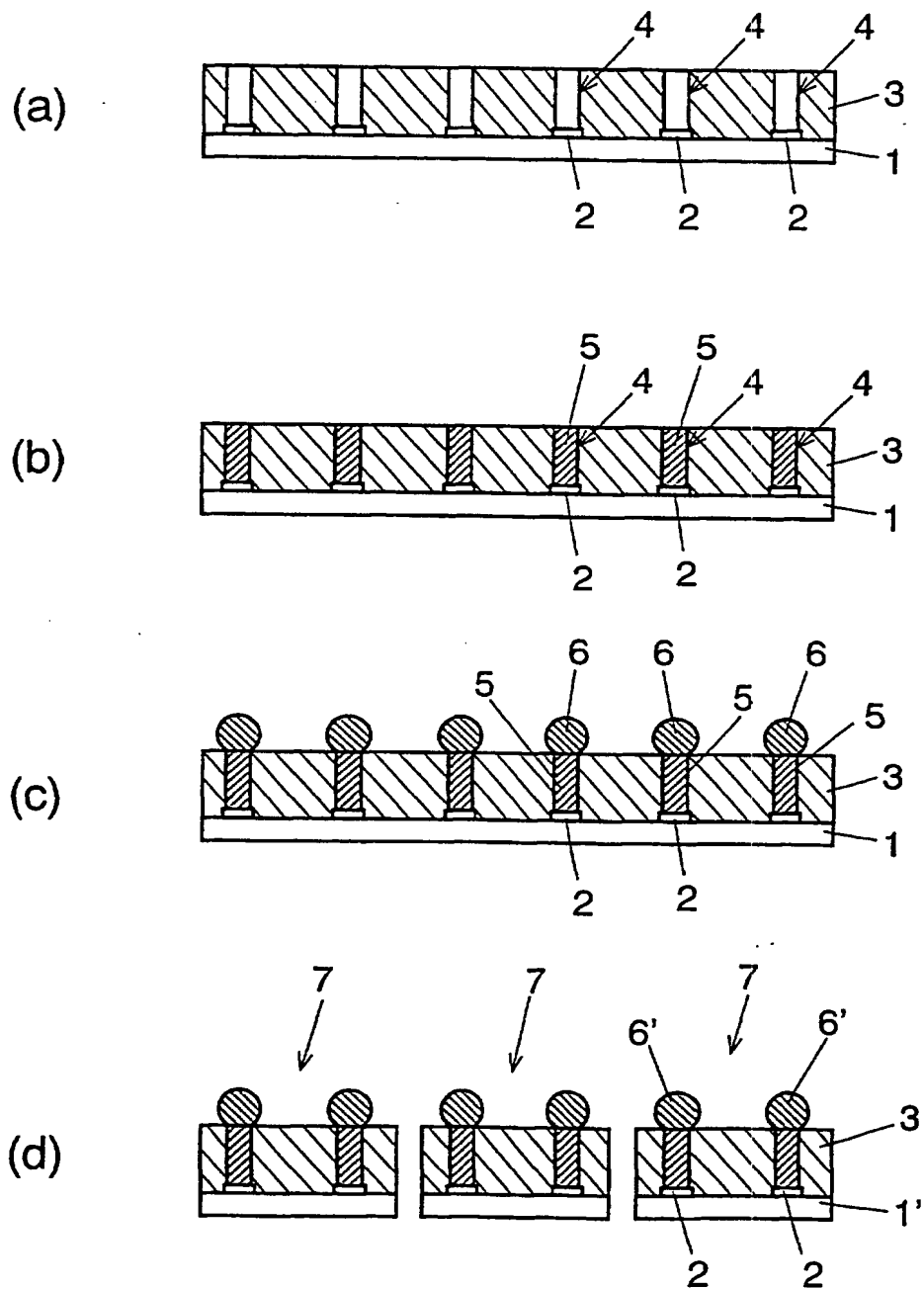


FIG. 3

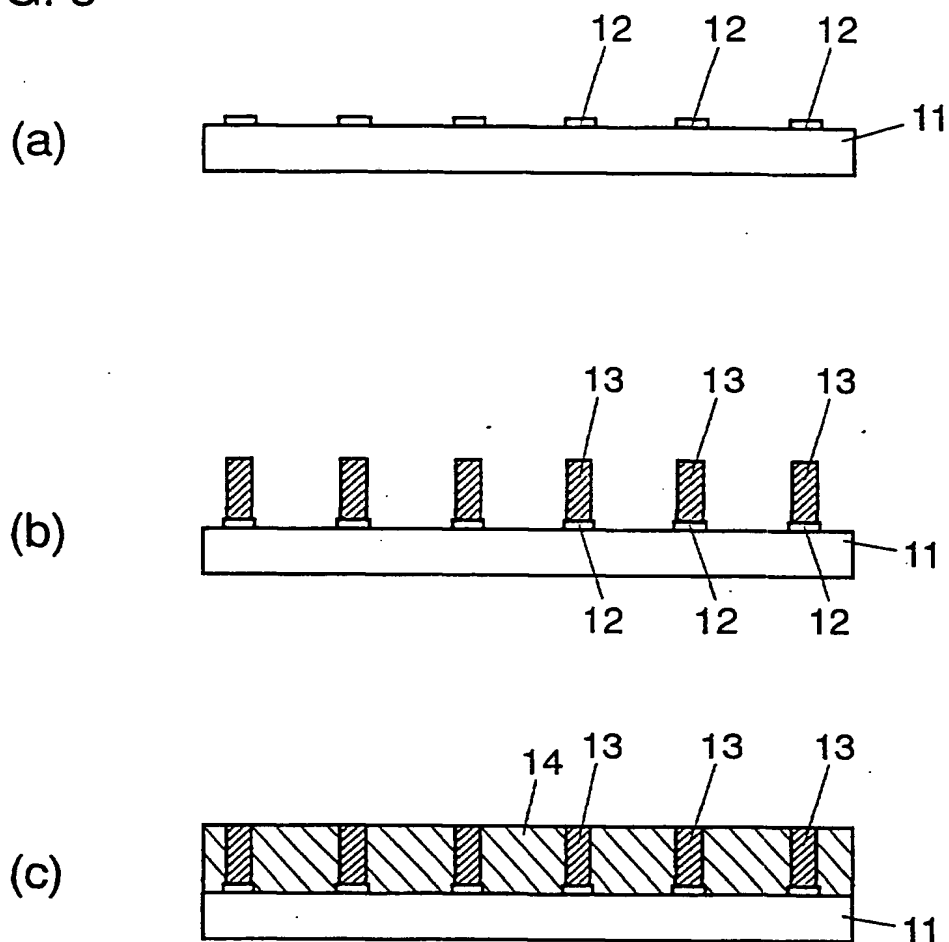


FIG. 4

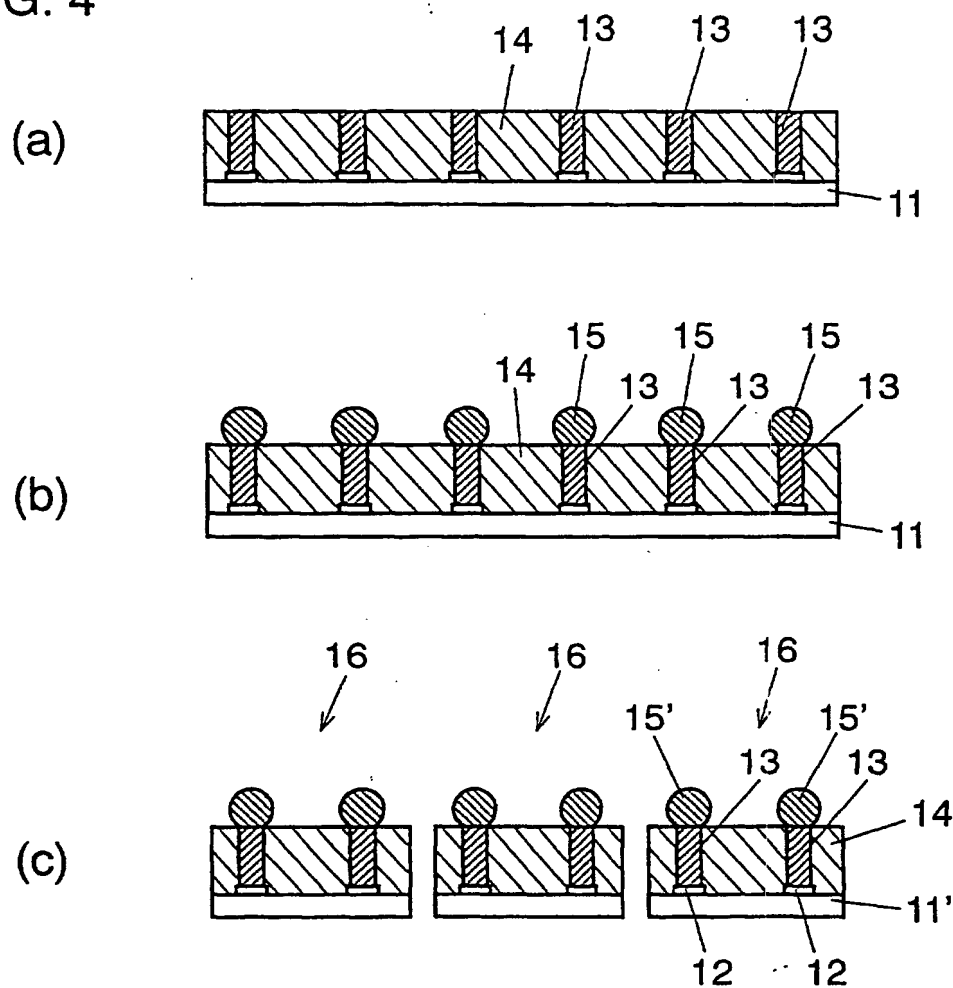


FIG. 5

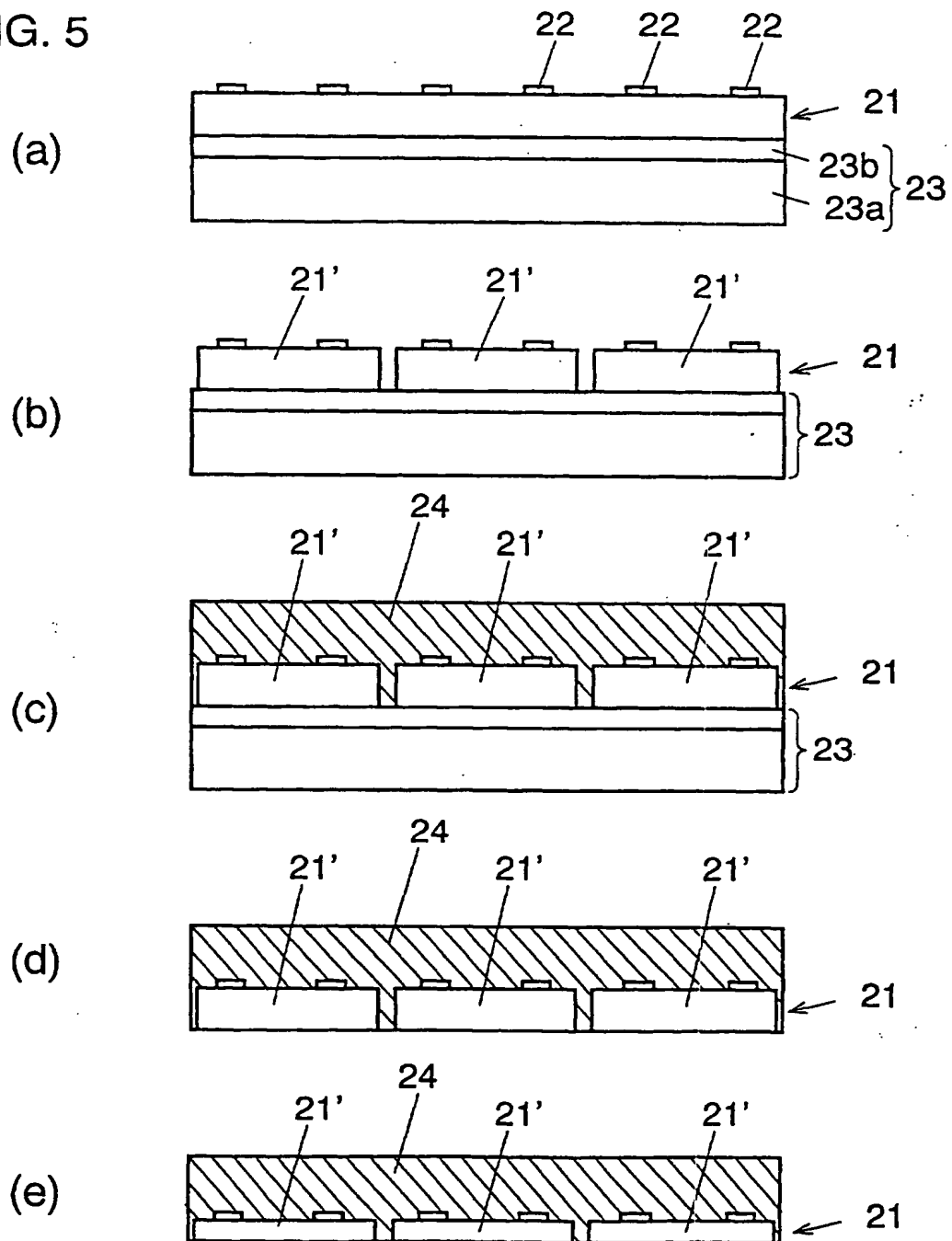
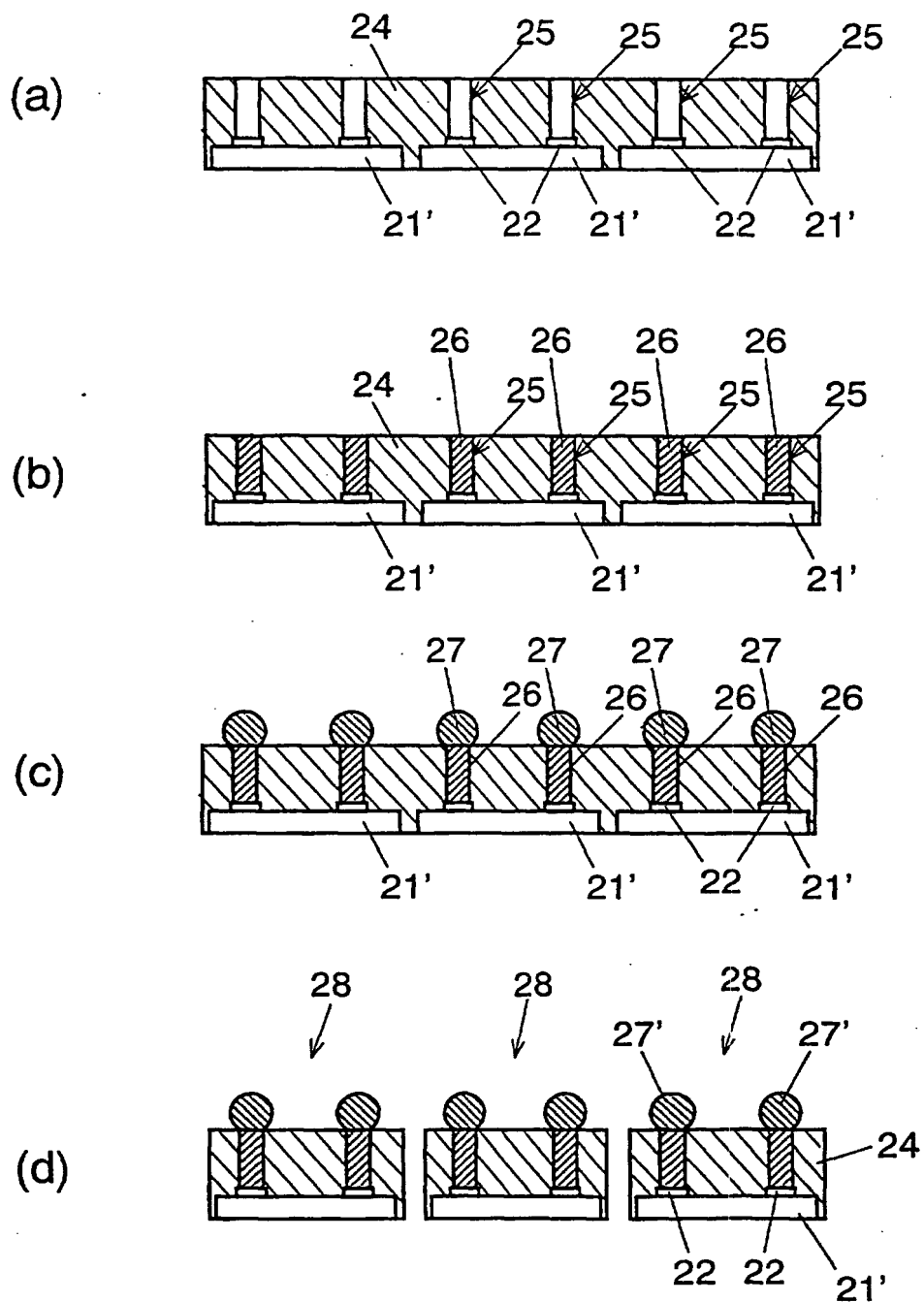


FIG. 6



Semiconductor device and method of manufacturing the same

Patent Number: US6350664
Publication date: 2002-02-26
Inventor(s): HAJI HIROSHI (JP); SAKEMI SHOJI (JP)
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD (US)
Requested Patent: DE10043172
Application Number: US20000645408 20000825
Priority Number(s): JP19990248360 19990902
IPC Classification: H01L21/46
EC Classification: H01L21/60B2
Equivalents: FR2798223, GB2359191

Abstract

The method of manufacturing a semiconductor device of the present invention includes steps of; a resin layer forming process in which a face with electrodes of a semiconductor wafer having a plurality of semiconductor elements formed thereon is coated with a resin layer which has a function of sealing it; and a wafer thinning process in which the back face of the semiconductor wafer is ground. The method of manufacturing the semiconductor device of the present invention further includes a process of forming a conductive section on the electrodes of the semiconductor wafer with a plurality of semiconductor elements in such a manner the conductive section reaches to the electrodes. The manufacturing method of the semiconductor device of the present invention still further includes a process of cutting the semiconductor wafer having a plurality of semiconductor elements along boundaries of each semiconductor element. In the thinning process, at least one of a mechanical grinding method, a chemical etching method and a plasma etching method are employed

Data supplied from the esp@cenet database - I2

Docket # S&ZF031002

Applic. # _____

Applicant: K.-F. BECKER ET AL.

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100 Fax: (954) 925-1101